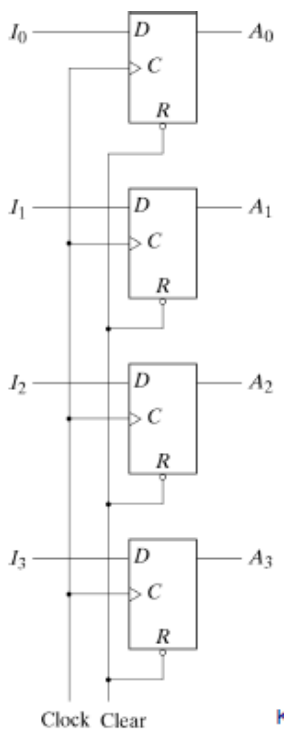


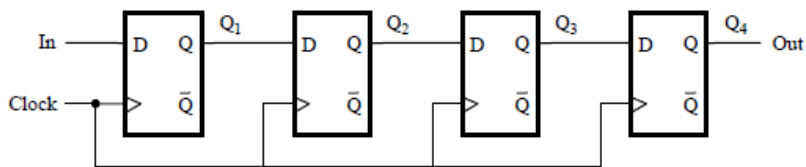
ΑΣΚΗΣΗ 4**ΤΙΤΛΟΣ ΕΡΓΑΣΤΗΡΙΑΚΗΣ ΑΣΚΗΣΗΣ: ΚΑΤΑΧΩΡΗΤΕΣ – ΧΡΟΝΙΣΤΗΣ 555****Θεωρητικό Μέρος****Καταχωρητές (Registers)**

Οι καταχωρητές είναι ψηφιακά κυκλώματα που αποθηκεύουν δυαδικές πληροφορίες δηλαδή δυαδικά ψηφία (bits). Συνήθως φτιάχνονται με D Flip-flops (FFs) και πύλες. Τα FFs χρησιμοποιούνται για την αποθήκευση των δεδομένων και οι πύλες ελέγχουν το **πότε και πως** θα μεταφερθούν τα δεδομένα στον καταχωρητή.

Ο αριθμός των D-FFs καθορίζει τον αριθμό των bits που μπορεί να αποθηκεύει ένας καταχωρητής και ονομάζεται **μήκος του καταχωρητή**. Φόρτωση (loading) λέγεται η μεταφορά δυαδικών πληροφοριών μέσα στον καταχωρητή. Παρακάτω, θα μελετηθούν οι καταχωρητές παράλληλης φόρτωσης ή απλώς **παράλληλοι καταχωρητές** (Σχήμα 4.1) και οι **σειριακοί καταχωρητές ολίσθησης** (shift registers), (Σχήμα 4.2). Οι καταχωρητές ολίσθησης έχουν τη δυνατότητα μεταφοράς δεδομένων προς τα αριστερά ή προς τα δεξιά ή και αμφίδρομα.



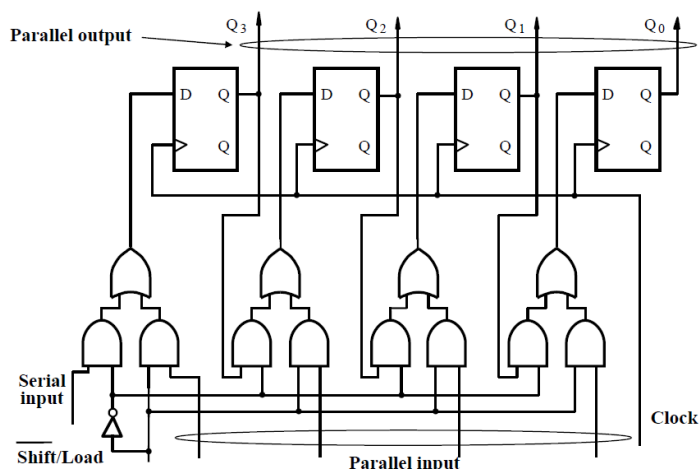
Σχήμα 4.1 Ο καταχωρητής n δυαδικών ψηφίων υλοποιείται με παράλληλη σύνδεση n D-FFs με κοινό clock και κοινό clear.



Σχήμα 4.2 Σειριακός καταχωρητής 4 δυαδικών ψηφίων δεξιάς ολίσθησης.

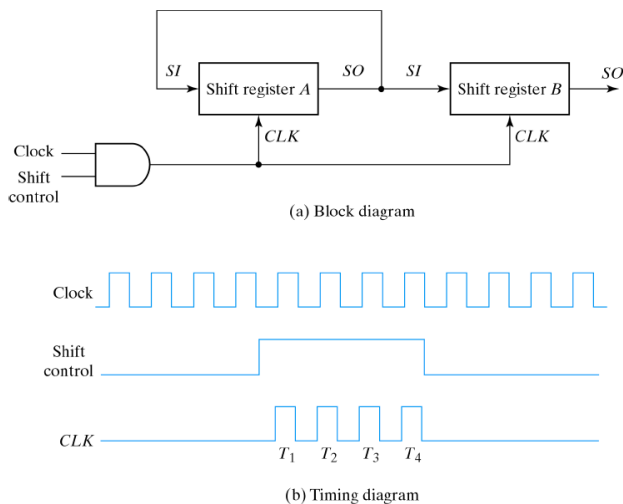
Ο Σειριακός Καταχωρητής 4 δυαδικών ψηφίων υλοποιείται με 4 D-FFs και κοινό clock. Στην είσοδο (In) εφαρμόζεται το λιγότερο σημαντικό ψηφίο μιας λέξης 4-bit. Με την εφαρμογή του Clock, το bit αυτό περνά στην έξοδο Q_1 . Με το επόμενο Clock εφαρμόζεται και περνά στην Q_1 το δεύτερο πιο σημαντικό ψηφίο, ενώ το περιεχόμενο της Q_1 περνά στην Q_2 . Έτσι, μετά από 4 Clock η 4-bit λέξη αποθηκεύεται στις εξόδους των FFs του καταχωρητή. Ο καταχωρητής αυτός είναι σειριακής εισόδου – σειριακής εξόδου, serial in – serial out (SISO).

Καταχωρητής ολίσθησης με παράλληλη φόρτωση 4-bit



Σχήμα 4.3 Σειριακός καταχωρητής 4 δυαδικών ψηφίων με δυνατότητα ολίσθησης Shift (ενεργό 0) ή παράλληλης φόρτωσης (Load), ενεργό 1.

Σειριακή μεταφορά δεδομένων



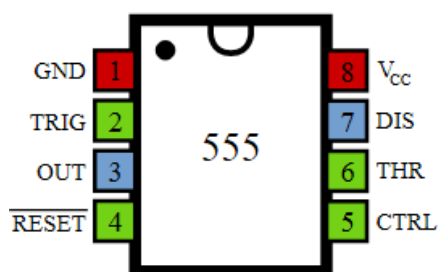
Σχήμα 4.4 Σειριακή μεταφορά των δεδομένων του καταχωρητή A στον καταχωρητή B.

Ο Χρονιστής 555 (Timer 555)

Γενικά για τους Πολυδονητές (multivibrators)

Υπάρχουν **τρεις τύποι** πολυδονητών: **ο δισταθής πολυδονητής, ο μονοσταθής πολυδονητής και ο ασταθής πολυδονητής**. Το όνομα του κάθε τύπου αναφέρεται στον αριθμό των σταθερών καταστάσεων. Ο δισταθής πολυδονητής είναι απλά ένα flip-flop που μπορεί να είναι είτε στη κατάσταση reset και να παραμένει σε αυτή την κατάσταση επ' αόριστον είτε στην κατάσταση set και να παραμένει σε αυτή την κατάσταση επ' αόριστον. Συγκεκριμένα ένα Flip-Flop μπορεί να αλλάξει κατάσταση αν δεχτεί εντολή από την είσοδο (D, T για τα αντίστοιχα FFs) ή τις εισόδους του (RS, JK για τα αντίστοιχα FFs). Ο μονοσταθής πολυδονητής (ή one-shot) παραμένει σε μια σταθερή (ανενεργή) κατάσταση και μεταβαίνει στην άλλη (ενεργή) κατάσταση όταν λάβει ένα σήμα ενεργοποίησης. Όταν ο μονοσταθής πολυδονητής ενεργοποιηθεί, εισέρχεται στην ενεργή κατάσταση για ένα συγκεκριμένο χρονικό διάστημα και επιστρέφει στην σταθερή κατάσταση για να περιμένει το επόμενο σήμα ενεργοποίησης (που ονομάζεται σήμα διέγερσης ή σκανδάλης - triggering). Τέλος, ο ασταθής πολυδονητής δεν έχει σταθερή κατάσταση και εναλλάσσεται μεταξύ υψηλής «λογικό 1» και χαμηλής τάσης «λογικό 0», συνεχώς. Ο ασταθής πολυδονητής λειτουργεί ως γεννήτρια παλμών και μπορεί να παράγει τους ωρολογιακούς παλμούς σε ένα ακολουθιακό κύκλωμα (CP – Clock Pulses). Πολλά ψηφιακά συστήματα απαιτούν μονοσταθείς (oneshot) ή ασταθείς (astable) πολυδονητές. Για παράδειγμα, το σύστημα ελέγχου ενός ψηφιακού συστήματος που ελέγχει τους φωτεινούς σηματοδότες που καθορίζουν την οδική κυκλοφορία, απαιτεί δύο μονοσταθείς και έναν ασταθή πολυδονητή (multivibrator) που λειτουργεί ως ρολόι (παράγει τους ωρολογιακούς παλμούς).

Ο χρονιστής (timer) 555 είναι ένα Ο.Κ. που μπορεί να λειτουργήσει **ως ασταθής και ως μονοσταθής πολυδονητής**. Είναι το πρώτο αλλά ακόμα πολύ δημοφιλές κύκλωμα χρονιστή. Τροφοδοτείται με τάση 5V αλλά και μέχρι 18V. Έτσι, είναι συμβατός και με Ο.Κ. της οικογένειας TTL αλλά και της οικογένειας CMOS. Με κατάλληλες εξωτερικές συνδέσεις πυκνωτών και αντιστάσεων καθορίζεται το πλάτος του παλμού και η συχνότητα, όπως θα αναφερθεί παρακάτω. Το Ο.Κ. αυτό έχει πολλές εφαρμογές που περιλαμβάνουν γεννήτριες παλμών, δημιουργία χρονοκαθυστέρησης κλπ. Το Ο.Κ. 555 φαίνεται στο Σχήμα 4.5.



Σχήμα 4.5. Το ολοκληρωμένο κύκλωμα (Ο.Κ.) του χρονιστή 555 .

Οι ακροδέκτες (pins) του χρονιστή 555:

Pin 1: Γείωση (0V).

Pin 2: Όταν η τιμή της εισόδου αυτής (TRIGGERING) πέσει κάτω από το $\frac{1}{3}$ της V_{cc} τότε ξεκινά παλμός (μετάβαση από «0» σε «1») στην έξοδο OUT.

Pin 3: Η έξοδος του χρονιστή (είναι 1.7V κάτω από την τιμή της τάσης τροφοδοσίας V_{cc} ή είναι 0V).

Pin 4: Μηδενίζει την έξοδο (ενεργοποιείται με 0V). Όταν είναι επιθυμητή η λειτουργία του χρονιστή 555 ως ασταθούς ή μονοσταθούς πολυδονητή, η είσοδος αυτή συνδέεται στη V_{cc} .

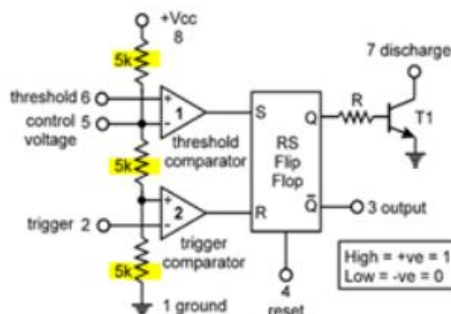
Pin 5: Συνδέεται συνήθως στη γη μέσω πυκνωτή για την εξάλειψη του θορύβου από το τροφοδοτικό. Όταν η είσοδος CTRL είναι ανοικτή (ο πυκνωτής είναι ανοικτοκύκλωμα στο DC), η τάση στον ακροδέκτη αυτόν είναι καθορισμένη εσωτερικά στα $2/3$ της V_{cc} .

Pin 6: Όταν η τάση στην είσοδο THR (THRESHOLD) γίνει μεγαλύτερη από την τάση CTRL ($2/3$ της V_{cc}), τότε ο παλμός στην έξοδο OUT μεταβαίνει από την κατάσταση «1» στην κατάσταση «0».

Pin 7: Στον ακροδέκτη αυτόν συνδέονται εξωτερικά αντιστάσεις/πυκνωτής.

Pin 8: Θετική τάση τροφοδοσίας, συνήθως μεταξύ 5 και 15 Volt.

Στο Σχήμα 4.6 φαίνεται η εσωτερική δομή του χρονιστή 555. Περιέχει δύο συγκριτές, ένα RS Flip-Flop και το τρανζίστορ εκφόρτισης του εξωτερικού πυκνωτή. Οι συγκριτές είναι διατάξεις που απαντούν NAI (HIGH) αν η τάση στη θετική είσοδο είναι μεγαλύτερη από την αρνητική είσοδο. Σε αντίθετη περίπτωση η απάντησης είναι OXI (LOW). Έτσι, αν η είσοδος threshold είναι μεγαλύτερη από $2/3$ της V_{cc} , ή έξοδος του συγκριτή είναι 1 και το FF πηγαίνει στην κατάσταση SET (1). Επίσης, αν η είσοδος trigger κατέβει κάτω από $1/3$ της V_{cc} η έξοδος του συγκριτή 2 γίνεται «1» και το FF πηγαίνει στην κατάσταση RESET (0). Τότε, η έξοδος OUT γίνεται «1», διότι είναι η συζυγής έξοδος του RS Flip-Flop. Όταν $Q=1$, το τρανζίστορ είναι on, ενώ όταν $Q=0$, το τρανζίστορ είναι off.

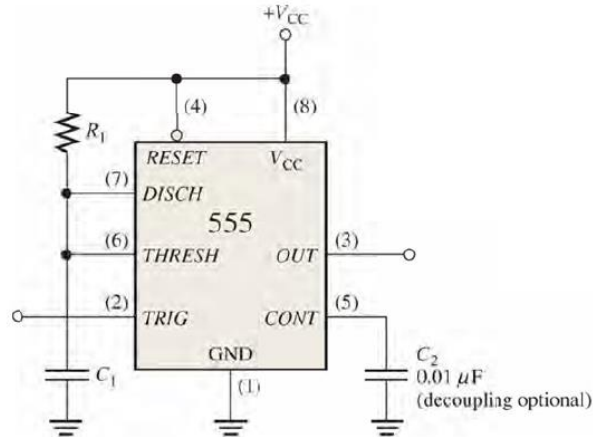


Σχήμα 4.6. Η εσωτερική δομή του χρονιστή 555 .

Ο 555 ως μονοσταθής πολυδονητής

Το Σχήμα 4.7 δείχνει την συνδεσμολογία του 555 με εξωτερικές αντιστάσεις και πυκνωτές, ώστε ο 555 να μπορεί να χρησιμοποιηθεί ως μονοσταθής πολυδονητής. Η κατάσταση LOW είναι η σταθερή κατάσταση του Ο.Κ. Δίνοντας ένα αρνητικό παλμό (low) στο pin TRIG (pin 2), αλλάζει για ένα σύντομο χρονικό διάστημα η έξοδος (pin 3) από τη χαμηλή της κατάσταση στην υψηλή. Τότε επίσης το τρανζίστορ είναι off και ο εξωτερικός πυκνωτής αρχίζει να φορτίζεται. Όταν η τάση φόρτισης ξεπεράσει τα $2/3$ της V_{cc} , ο συγκριτής 1 δίνει στην έξοδό του «1», το τρανζίστορ ανοίγει και ο πυκνωτής εκφορτίζεται ενώ η έξοδος γίνεται «0». Η διάρκεια του παλμού εξόδου δίνεται από τη σχέση:

$$t_w = 1.1 R_1 C_1$$



Σχήμα 4.7. Το ολοκληρωμένο κύκλωμα (Ο.Κ.) 555 σε συνδεσμολογία μονοσταθούς πολυδονητή.

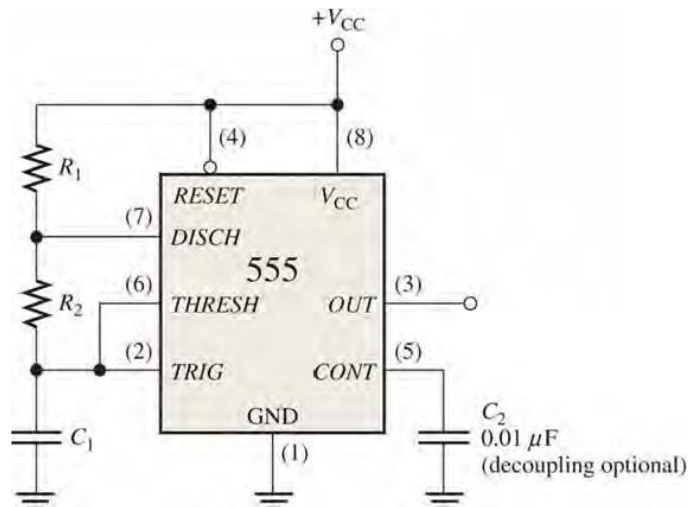
Ο 555 ως ασταθής πολυδονητής

Το Σχήμα 4.8 δείχνει τη συνδεσμολογία του 555 με εξωτερικές αντιστάσεις και πυκνωτές, ώστε ο 555 να μπορεί να χρησιμοποιηθεί ως ασταθής πολυδονητής. Ο πυκνωτής φορτίζεται μέσω και των δύο αντιστάσεων και εκφορτίζεται μέσα από την R_2 . Η συχνότητα λειτουργίας και ο κύκλος εργασίας (duty cycle) των παλμών εξόδου δίνονται από τις σχέσεις:

$$f = \frac{1.44}{(R_1 + 2R_2)C_1}$$

$$\text{Duty cycle} = \frac{t_H}{T} = \frac{t_H}{t_H + t_L}$$

$$\text{Duty cycle} = \left(\frac{R_1 + R_2}{R_1 + 2R_2} \right) 100\%$$



Σχήμα 4.8 Το ολοκληρωμένο κύκλωμα (Ο.Κ.) 555 σε συνδεσμολογία ασταθούς πολυδονητή.

Πειραματικό Μέρος

A. Καταχωρητής ολίσθησης 2 bit

Με βάση το ολοκληρωμένο κύκλωμα 7476 που περιέχει 2 JK FFs πραγματοποιήστε το παρακάτω κύκλωμα και ελέξτε τη λειτουργία του.

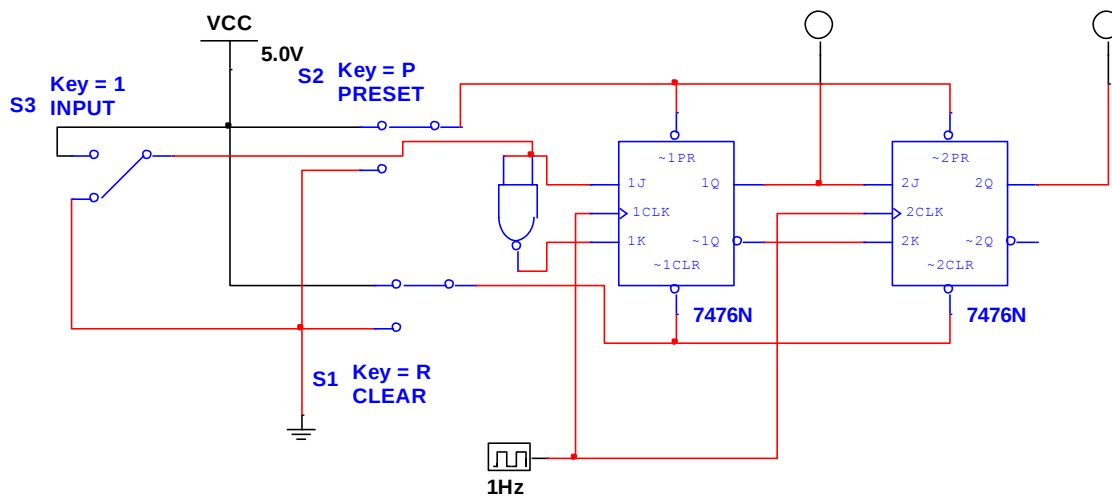
Οι διακόπτες C, R, P είναι στο λογικό 1.

Τοποθετήστε τον P στη θέση λογικό 0. Τι παρατηρείτε; Επαναφέρατε.

Τοποθετήστε τον R στη θέση λογικό 0. Τι παρατηρείτε; Επαναφέρατε.

Τοποθετήστε τον C στη θέση λογικό 0. Τι παρατηρείτε; Επαναφέρατε.

Με τους διακόπτες P και R στο λογικό 1, καταχωρήστε τις λέξεις 00, 01, 10, 11 στην έξοδο του καταχωρητή. Περιγράψτε τη διαδικασία που ακολουθείτε.



Σχήμα 4.9 Καταχωρητής ολίσθησης 2-bit.

Β. Παράλληλος Καταχωρητής 2 bit

Με βάση το ολοκληρωμένο κύκλωμα (integrated circuit – IC) 7476 που περιέχει 2 JK FFs πραγματοποιήστε το παρακάτω κύκλωμα και ελέξτε τη λειτουργία του.

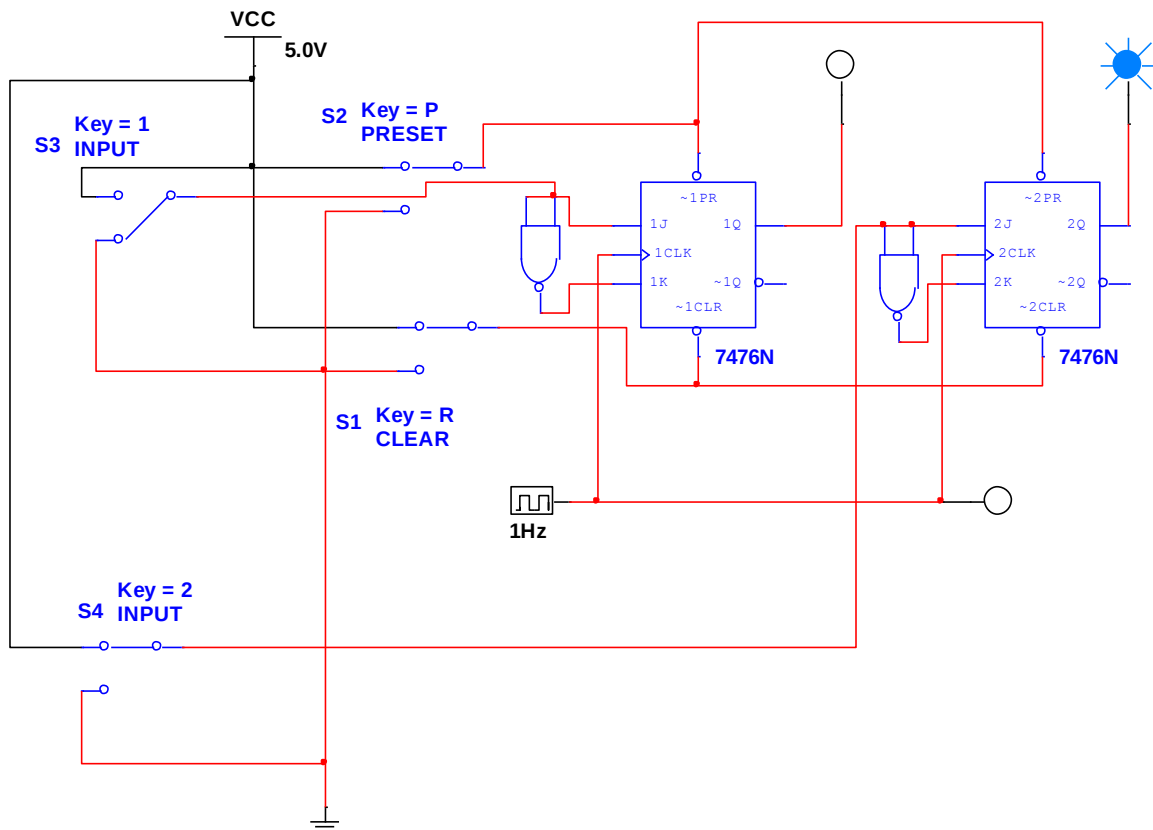
Οι διακόπτες C, R, P είναι στο λογικό 1.

Τοποθετήστε τον P στη θέση λογικό 0. Τι παρατηρείτε; Επαναφέρατε.

Τοποθετήστε τον R στη θέση λογικό 0. Τι παρατηρείτε; Επαναφέρατε.

Τοποθετήστε τον C στη θέση λογικό 0. Τι παρατηρείτε; Επαναφέρατε.

Με τους διακόπτες P και R στο λογικό 1, καταχωρήστε τις λέξεις 00, 01, 10, 11 στην έξοδο του καταχωρητή. Περιγράψτε τη διαδικασία που ακολουθείτε.

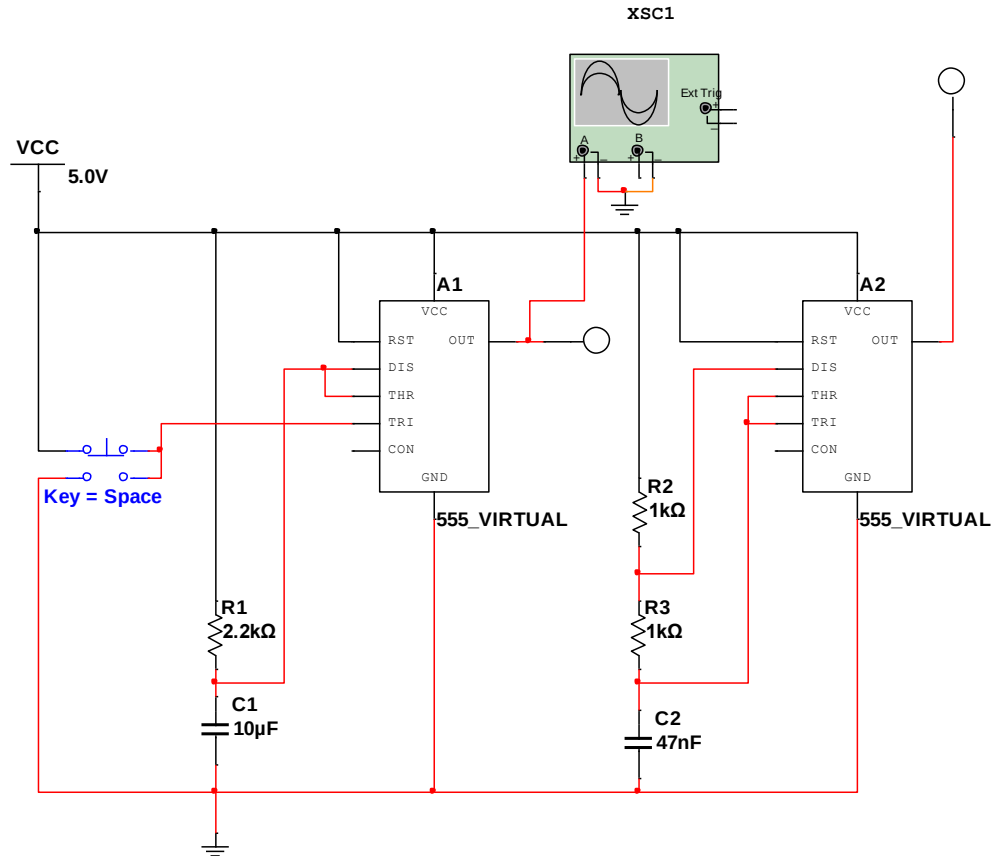


Σχήμα 4.10 Παράλληλος καταχωρητής 2-bit.

Γ. Ο 555 ως μονοσταθής και ως δισταθής πολυδονητής

Στο κύκλωμα του Σχήματος 4.11, ο 1^{ος} 555 παράγει παλμό διάρκειας 24,2msec.

Ο 2^{ος} 555 παράγει παλμούς με συχνότητα περίπου 10kHz, για την ακρίβεια 10,213kHz (ασταθής πολυδονητής).



Σχήμα 4.11 Ασταθής και Δισταθής Πολυδονητής.

Γραπτή άσκηση

1. Σχεδιάστε καταχωρητή 2 bit με δυνατότητα παράλληλης φόρτωσης και δεξιάς ολίσθησης όπως του Σχήματος 4.3.
2. Διαμορφώστε το προηγούμενο κύκλωμα σε καταχωρητή με δυνατότητα αριστερής και δεξιάς ολίσθησης.
3. Για τον μονοσταθή πολυδονητή του Σχήματος 4.11, δεκαπλασιάστε την τιμή του πυκνωτή και με τη βοήθεια του εικονικού παλμογράφου μετρήστε την διάρκεια του παλμού. Συγκρίνετε με τις θεωρητικές τιμές.
4. Αλλάξτε τον πυκνωτή του 2^{ου} πολυδονητή σε 470 nF και με τη βοήθεια παλμογράφου μετρήστε τον κύκλο εργασίας και την περίοδο των παλμών. Συγκρίνετε με τις θεωρητικές τιμές. (Να γράψετε τις παρατηρήσεις σας και να βάλετε στην εργασία σας την οθόνη του παλμογράφου για τις ερωτήσεις 3 και 4).